

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-197731

(43)Dat of publication of application : 19.07.2001

(51)Int.Cl.

H02M 3/155

(21)Application number : 2000-000424

(71)Applicant : **INTERNATL BUSINESS MACH CORP <IBM>**

(22)Date of filing : 05.01.2000

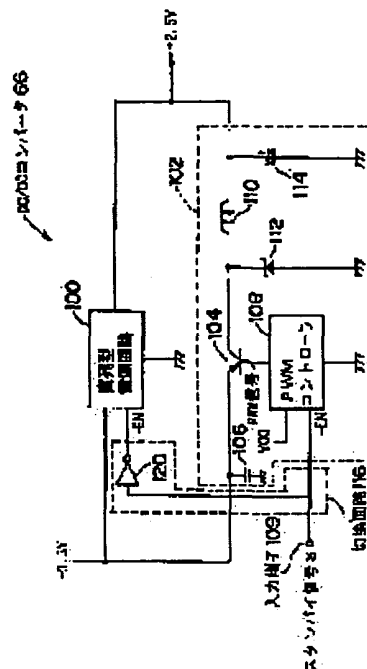
(72)Inventor: ODAOHARA SHIGEFUMI

(54) ELECTRIC POWER SUPPLY AND COMPUTER

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an electronic power supply, highly efficient and highly accurate from with a light load to a heavy load at a low cost, and also obtain a computer of small power consumption.

SOLUTION: A DC/DC converter 66 is equipped with a series power supply circuit 100, and a switching power supply circuit 102 which is less efficient than the series power circuit 100 when the load is light and more efficient than the series power circuit 100 when the load is heavy, a standby signal S generating a high level at light loading a low level at heavy loading is inputted through an inverter 120 to an enable terminal (-EN) of negative logic of the series power circuit 100, and input directly to an enable terminal (-EN) of negative logic of a PWN controller 108 in the switching power supply circuit 102.



LEGAL STATUS

[Date of request for examination] 18.10.2000

[Date of sending the examiner's decision of rejection] 25.12.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



6 2 0 0 1 0 4 8 0 0 0 1 1 9 7 7 3 1

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-197731

(P2001-197731A)

(43) 公開日 平成13年7月19日 (2001.7.19)

(51) Int.Cl.

H 0 2 M 3/155

識別記号

F I

H 0 2 M 3/155

テ-リ-ト* (参考)

V 5 H 7 3 0

審査請求 有 請求項の数10 OL (全 13 頁)

(21) 出願番号 特願2000-424 (P2000-424)

(22) 出願日 平成12年1月5日 (2000.1.5)

(71) 出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州

アーモンク (番地なし)

(72) 発明者 織田大原 重文

神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内

(74) 代理人 100086243

弁理士 坂口 博 (外5名)

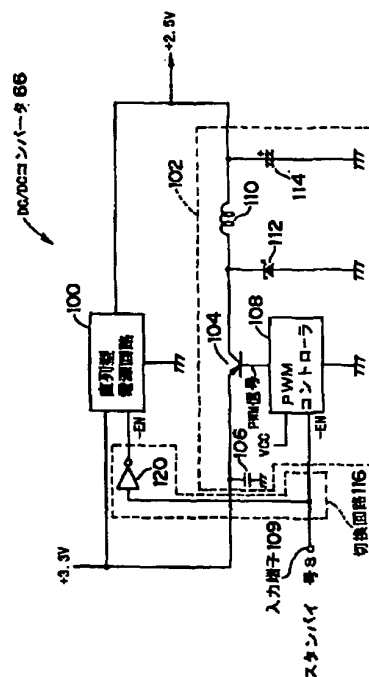
最終頁に続く

(54) 【発明の名称】 電源装置及びコンピュータ

(57) 【要約】

【課題】 軽負荷時から重負荷時に至るまで高効率で、かつ高精度な電源装置を低コストに得ると共に、消費電力の少ないコンピュータを得る。

【解決手段】 直列型電源回路100と、軽負荷時に直列型電源回路100より効率が悪く、重負荷時に直列型電源回路100より効率がよいスイッチング型電源回路102とを備え、軽負荷時にハイ・レベルとなり、重負荷時にロー・レベルとなるスタンバイ信号Sを、直列型電源回路100の負論理のイネーブル端子(-EN)にはインバータ120を介して入力し、スイッチング型電源回路102におけるPWMコントローラ108の負論理のイネーブル端子(-EN)には直接入力する。



1

【特許請求の範囲】

【請求項 1】 入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路と、電力の消費状態を制御するための制御信号を入力する入力手段と、

前記制御信号の状態に基づいて前記複数の電源回路のうちの 1 つの電源回路に切り換える切換手段と、を有する電源装置。

【請求項 2】 前記切換手段は、前記複数の電源回路の各々に対応し、かつ前記制御信号の状態に基づいて対応する電源回路を作動させる作動手段を含む請求項 1 記載の電源装置。

【請求項 3】 前記複数の電源回路は、軽負荷用電源回路及び重負荷用電源回路を含むと共に、前記切換手段は、消費電力を抑制するときの前記制御信号が入力された場合に前記軽負荷用電源回路に切り換え、前記抑制するときの制御信号が非入力の場合に前記重負荷用電源回路に切り換える請求項 1 又は請求項 2 記載の電源装置。

【請求項 4】 前記切換手段による切り換え時に電源出力を所定時間だけ保持するための保持手段を更に備えた請求項 1 乃至請求項 3 の何れか 1 項記載の電源装置。

【請求項 5】 入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路と、電力消費量を検出する検出手段と、前記電力消費量に基づいて前記複数の電源回路のうちの 1 つの電源回路に切り換える切換手段と、を有する電源装置。

【請求項 6】 前記検出手段は、前記複数の電源回路に入力される電力量に基づいて前記電力消費量を検出する請求項 5 記載の電源装置。

【請求項 7】 前記切換手段は、前記複数の電源回路の各々に対応し、かつ前記電力消費量に基づいて対応する電源回路を作動させる作動手段を含む請求項 5 又は請求項 6 記載の電源装置。

【請求項 8】 前記複数の電源回路は、軽負荷用電源回路及び重負荷用電源回路を含むと共に、前記切換手段は、前記電力消費量が所定量より少ない場合に前記軽負荷用電源回路に切り換え、前記電力消費量が前記所定量以上である場合に前記重負荷用電源回路に切り換える請求項 5 乃至請求項 7 の何れか 1 項記載の電源装置。

【請求項 9】 前記切換手段による切り換え時に電源出力を所定時間だけ保持するための保持手段を更に備えた請求項 5 乃至請求項 8 の何れか 1 項記載の電源装置。

【請求項 10】 請求項 1 乃至請求項 9 の何れか 1 項記載の電源装置と、前記電源装置による電力により動作するコンピュータ負荷と、を有するコンピュータ。

【発明の詳細な説明】

【0001】

2

【発明の属する技術分野】 本発明は電源装置及びコンピュータに係り、特に、軽負荷時から重負荷時に至るまで効率のよい電源装置及び該電源装置を備えたコンピュータに関する。

【0002】

【従来の技術】 パーソナル・コンピュータ（PC）には、印加された直流電圧を当該 PC の各部（負荷）に供給する 2.5V、3.3V 等の各種レベルの直流電圧に変換する DC（直流）/DC コンバータが一般に設けられており、該 DC/DC コンバータとして適用し得る電源回路としては、スイッチング型電源回路及び直列型電源回路がある。

【0003】 図 8（A）には、IC（集積回路）チップとして市販されているスイッチング型電源回路において、入力電圧が 3.3V で出力電圧が 2.5V である場合の電力変換効率特性の実測結果例が示されている。同図に示すように、スイッチング型電源回路では、出力電流（負荷電流）が小さなとき、すなわち軽負荷時には電力変換効率が低く、出力電流が大きくなるに従って、すなわち負荷が重くなるに従って電力変換効率が高くなるという特性がある。図 8（A）に示す例では、出力電流 20mA 以下程度の負荷のときの電力変換効率が非常に低く、20mA を越える負荷のときには 75% から 83% 程度の高効率となっている。

【0004】 一方、図 8（B）には、IC チップとして市販されている直列型電源回路において、入力電圧が 3.3V で出力電圧が 2.5V である場合の電力変換効率特性の実測結果例が示されている。同図に示すように、直列型電源回路では、軽負荷時でも重負荷時でも電力変換効率が変わらない。なお、直列型電源回路では、入力電圧が 3.3V で、出力電圧が 2.5V である場合の理想的な電力変換効率は約 76%（ $= 2.5 / 3.3 \times 100$ ）であるが、実際には回路ロス等の影響によって、図 8（B）に示す例では 65% から 72% までの間程度となっている。

【0005】 このように、スイッチング型電源回路では軽負荷時の電力変換効率が悪い、という問題があり、直列型電源回路ではスイッチング型電源回路に比較して重負荷時の電力変換効率が悪い、という問題があった。

【0006】 特に、ノートブック型 PC、サブノートブック型 PC、パームトップ型 PC、PDA（personal data assistants；個人向け携帯型情報通信機器）等の携帯型 PC では、消費電力の低減のためにサスペンド状態（軽負荷の状態）となったり、通常のコンピューティング時には重負荷となったりするので、軽負荷から重負荷に至るまでの広範囲に亘って電力変換効率のよい電源装置が要望されている。

【0007】 このような問題を解消し得る技術として、特開平 11-8933 号公報及び特開平 8-14980

4 号公報の各公報に記載の技術があった。

【0008】特開平11-8933号公報記載の技術は、軽負荷対応の第1の安定化電源回路（直列型電源回路）と、第2の安定化電源回路（スイッチング型電源回路）とを備え、負荷電流の大きさに応じて上記第2の安定化電源回路を動作状態又は非動作状態とするものであり、これによって負荷の変動に適応することができるものである。

【0009】一方、特開平8-149804号公報記載の技術は、スイッチング型電源回路において、小電流用の第1のスイッチング素子及び大電流用の第2のスイッチング素子を備え、負荷電流値に応じて第1及び第2のスイッチング素子を切り替えて動作させるものであり、これによってスイッチング素子を駆動する電力を低減することができ、負荷電流の変動に対する電力変換効率を向上させることができるものである。

【0010】

【発明が解決しようとする課題】しかしながら、上記特開平11-8933号公報に記載の技術では、重負荷時に直列型電源回路とスイッチング型電源回路とを双方とも動作させることによって出力電圧を得ているので、直列型電源回路及びスイッチング型電源回路の双方に対して出力電圧の高精度化が要求され、この結果として精度の高い部品の使用や部品点数の増加を余儀なくされてしまい、コストが増加してしまう、という問題点があった。

【0011】例えば、出力電圧の平均値を V_{TP} とし、かつ負荷の電子部品（IC、LSI等）の要求する精度が $V_{TP} \pm 5\%$ であるとする、出力電圧の最大値 V_{max} は $V_{TP} + 5\%$ 、最小値 V_{min} は $V_{TP} - 5\%$ である。このとき、直列型電源回路の出力電圧 V_{10} を $V_{TP} + 1\%$ から $V_{TP} + 5\%$ までとなるように制御し、直列型電源回路及びスイッチング型電源回路によって構成される複合型電源回路の出力電圧 V_{30} を $V_{TP} - 5\%$ から $V_{TP} + 1\%$ までとなるように制御すると仮定した場合、直列型電源回路は出力精度 $\pm 2\%$ 、スイッチング型電源回路は出力精度 $\pm 3\%$ が必要となる。この精度を実現するためには、 $\pm 5\%$ の出力精度を実現するための設計に比較して高精度な部品の使用や部品点数の増加が余儀なくされる。

【0012】また、上記特開平11-8933号公報に記載の技術では、負荷電流を検出するために電源回路の出力側に抵抗を設けているので、抵抗に流れる電流によって発生する電圧降下のために、出力電圧精度が悪くなる問題点があった。

【0013】一方、上記特開平8-149804号公報に記載の技術でも、負荷電流を検出するために電源回路の出力側に抵抗を設けているので、抵抗に流れる電流によって発生する電圧降下のために、出力電圧精度が悪くなる問題点があった。

【0014】本発明は上記問題点を解消するために成さ

れたものであり、軽負荷時から重負荷時に至るまで高効率で、かつ高精度な電源装置を低コストに得ると共に、消費電力の少ないコンピュータを得ることが目的である。

【0015】

【課題を解決するための手段】本発明に係る第1の電源装置は、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路と、電力の消費状態を制御するための制御信号を入力する入力手段とを備えている。ここで、上記電力変換効率特性は、当該電源装置によって電力が供給される負荷に流れる電流（負荷電流）の大きさに対する電力変換効率の推移を示すものである。また、上記制御信号には、本第1の電源装置による電力によって動作するものがコンピュータ負荷である場合には、当該コンピュータがサスペンド状態（低消費電力状態）であるか否かを示すスタンバイ信号等が含まれる。

【0016】また、本発明に係る第1の電源装置では、切換手段により、入力手段によって入力された制御信号の状態に基づいて複数の電源回路のうちの1つの電源回路に切り換えられる。これによって、制御信号の状態に応動して電力変換効率の高い電源回路のみが作動して電源出力が得られる。

【0017】このように、本発明に係る第1の電源装置によれば、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、制御信号の状態に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができると共に、複数の電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる。

【0018】なお、第1の電源装置の切換手段は、上記複数の電源回路の各々に対応し、かつ上記制御信号の状態に基づいて対応する電源回路を作動させる作動手段を含むものとして構成することができる。この構成によって、切換手段の構成を単純化することができる。

【0019】ところで、電源回路として広く用いられているものに、図8を参照して説明した直列型電源回路とスイッチング型電源回路がある。上述したように、一般に、直列型電源回路は軽負荷時から重負荷時に亘って電力変換効率の変動が少なく、スイッチング型電源回路は軽負荷時には直列型電源回路より電力変換効率が悪く、重負荷時には直列型電源回路より電力変換効率が良い、という特性がある。

【0020】そこで、第1の電源装置における複数の電源回路に、直列型電源回路等の軽負荷用電源回路、及びスイッチング型電源回路等の重負荷用電源回路を含め、

上記切換手段によって、消費電力を抑制するときの制御信号が入力された場合に軽負荷用電源回路に切り換え、上記抑制するときの制御信号が非入力の場合に重負荷用電源回路に切り換えることが好ましい。これによって、消費電力を抑制するときの制御信号が入力された場合、すなわち負荷が比較的軽い場合には軽負荷用電源回路から電源出力が得られ、上記抑制するときの制御信号が非入力の場合、すなわち負荷が比較的重い場合には重負荷用電源回路から電源出力が得られるようにすることができ、この結果として軽負荷時から重負荷時に至るまで高効率とすることができる。

【0021】なお、第1の電源装置では、切換手段による電源回路の切り換え時に電源出力が一時的に停止してしまう場合がある。この場合の電源出力の停止を一般に瞬断と呼ぶが、該瞬断は当該電源装置による電力によって動作する装置の動作不良や故障等につながるため、好ましくない場合が多い。

【0022】そこで、第1の電源装置に切換手段による切り換え時に電源出力を所定時間だけ保持するための保持手段を更に備えることが好ましい。これによって、瞬断の発生を防止することができる。

【0023】一方、本発明に係る第2の電源装置は、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路と、電力消費量を検出する検出手段とを備えている。ここで、上記電力変換効率特性は、上記第1の電源装置の場合と同様に、当該電源装置によって電力が供給される負荷に流れる電流（負荷電流）の大きさに対する電力変換効率の推移を示すものである。

【0024】また、本発明に係る第2の電源装置では、切換手段により、検出手段によって検出された電力消費量に基づいて複数の電源回路のうちの1つの電源回路に切り換えられる。これによって、負荷電流の大きさに比例した電力消費量の大きさに応動して電力変換効率の高い電源回路のみが作動して電源出力が得られる。

【0025】このように、本発明に係る第2の電源装置によれば、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、電力消費量に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができると共に、複数の電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる。

【0026】ところで、上述したように、特開平11-8933号公報及び特開平8-149804号公報の各公報に記載の技術では、負荷電流を検出するために電源回路の出力側に抵抗を設けているので、抵抗に流れる電

流によって発生する電圧降下のために、出力電圧精度が悪くなる問題点があった。

【0027】そこで、本発明に係る第2の電源装置の検出手段は、上記複数の電源回路に入力される電力量に基づいて電力消費量を検出することが好ましい。これによって、電源装置の出力精度を向上することができる。

【0028】また、第2の電源装置の切換手段は、上記複数の電源回路の各々に対応し、かつ上記電力消費量に基づいて対応する電源回路を作動させる作動手段を含むものとして構成することができる。この構成によって、切換手段の構成を単純化することができる。

【0029】一方、上述したように、電源回路としては直列型電源回路とスイッチング型電源回路があり、一般に、直列型電源回路は軽負荷時から重負荷時に亘って電力変換効率の変動が少なく、スイッチング型電源回路は軽負荷時には直列型電源回路より電力変換効率が悪く、重負荷時には直列型電源回路より電力変換効率がよい、という特性がある。

【0030】そこで、第2の電源装置における複数の電源回路に、直列型電源回路等の軽負荷用電源回路、及びスイッチング型電源回路等の重負荷用電源回路を含め、上記切換手段によって、電力消費量が所定量より少ない場合に軽負荷用電源回路に切り換え、上記電力消費量が上記所定量以上である場合に重負荷用電源回路に切り換えることが好ましい。これによって、電力消費量が所定量より少ない場合、すなわち負荷が比較的軽い場合には軽負荷用電源回路から電源出力が得られ、電力消費量が上記所定量以上である場合、すなわち負荷が比較的重い場合には重負荷用電源回路から電源出力が得られるようにすることができ、この結果として軽負荷時から重負荷時に至るまで高効率とすることができる。

【0031】ここで、上記所定量として、軽負荷用電源回路の電力変換効率特性を示す曲線が重負荷用電源回路の電力変換効率特性を示す曲線と交差する位置に対応する電力消費量を予め設定することが好ましい。これによって、常に最良の電力変換効率を得ることができる。

【0032】なお、第2の電源装置では、切換手段による電源回路の切り換え時に電源出力が瞬断してしまう場合があるが、上述したように、瞬断は当該電源装置による電力によって動作する装置の動作不良や故障等につながるため、好ましくない場合が多い。

【0033】そこで、第2の電源装置に切換手段による切り換え時に電源出力を所定時間だけ保持するための保持手段を更に備えることが好ましい。これによって、瞬断の発生を防止することができる。

【0034】更に、本発明に係るコンピュータには、本発明に係る電源装置と、該電源装置による電力によって動作するコンピュータ負荷と、が備えられている。

【0035】従って、本発明に係るコンピュータによれば、電力変換効率特性が異なる複数の電源回路を備える

と共に、該複数の電源回路のうちの、電力の消費状態、又は電力消費量に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができ、従って消費電力を少なくすることができる。

【0036】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、本発明は、電力変換効率特性が異なる複数の電源回路を有する電源装置、及び該電源装置を備えたコンピュータに関するものであるが、説明を簡単化するために、本実施の形態では上記電源回路が2個の場合を例に説明する。

【0037】〔第1実施形態〕図1には、本発明に係る電源装置を備えた典型的なパーソナル・コンピュータ

(PC)から成るコンピュータシステム10のハードウェア構成がサブシステム毎に模式的に示されている。本発明を適用したPCの一例は、OAG (PC Open Architecture Developer's Group)仕様に準拠し、オペレーティングシステム(OS)として米マイクロソフト社の“Windows 98又はNT”又は米IBM社の“OS/2”を搭載したノートブック型のPC12(図2参照)である。以下、コンピュータシステム10の各部について説明する。

【0038】コンピュータシステム10全体の頭脳であるCPU14は、OSの制御下で、各種プログラムを実行する。CPU14は、例えば米インテル社製のCPUチップ“Pentium”、“MMXテクノロジーPentium”、“Pentium Pro”や、AMD社等の他社製のCPUでも良いし、IBM社製の“PowerPC”でも良い。CPU14は、頻繁にアクセスするごく限られたコードやデータを一時格納することで、メインメモリ16への総アクセス時間を短縮するための高速動作メモリであるL2(レベル2)ーキャッシュを含んで構成されている。L2ーキャッシュは、一般にSRAM(スタティックRAM)チップで構成され、その記憶容量は例えば512kB又はそれ以上である。

【0039】CPU14は、自身の外部ピンに直結されたプロセッサ直結バスとしてのFS(FrontSide)バス18、高速のI/O装置用バスとしてのPCI(Peripheral Component Interconnect)バス20、及び低速のI/O装置用バスとしてのISA(Industry Standard Architecture)バス22という3階層のバスを介して、後述の各ハードウェア構成要素と相互接続されている。

【0040】FSB18とPCIバス20は、一般にメモリ/PCI制御チップと呼ばれるCPUブリッジ(ホスト-PCIブリッジ)24によって連絡されている。本実施形態のCPUブリッジ24は、メインメモリ16へのアクセス動作を制御するためのメモリコントローラ機能や、FSB18とPCIバス20の間のデータ転送速度の差を吸収するためのデータバッファ等を含んだ構

成となっており、例えばインテル社製の440BX等を用いることができる。

【0041】メインメモリ16は、CPU14の実行プログラムの読み込み領域として、或いは実行プログラムの処理データを書き込む作業領域として利用される書き込み可能メモリである。メインメモリ16は、一般には複数のDRAM(ダイナミックRAM)チップで構成され、例えば32MBを標準装備し256MBまで増設可能である。近年では、更に高速化の要求に応えるべく、DRAMは高速ページDRAM、EDO DRAM、シンクロナスDRAM(SDRAM)、バーストEDO DRAM、RDRAM等へと変遷している。

【0042】なお、ここでいう実行プログラムには、Windows 98等のOS、周辺機器類をハードウェア操作するための各種デバイスドライバ、特定業務向けられたアプリケーションプログラムや、フラッシュROM72に格納されたBIOS(Basic Input/Output System: キーボードやフロッピーディスクドライブ等の各ハードウェアの入出力操作を制御するためのプログラム)等のファームウェアが含まれる。

【0043】PCIバス20は、比較的高速なデータ伝送が可能なタイプのバス(例えばバス幅32/64ビット、最大動作周波数33/66/100MHz、最大データ転送速度132/264Mbps)であり、カードバスコントローラ30のような比較的高速で駆動するPCIデバイス類がこれに接続される。なお、PCIアーキテクチャは、米インテル社の提唱に端を発したものであり、いわゆるPnP(プラグ・アンド・プレイ)機能を実現している。

【0044】ビデオサブシステム26は、ビデオに関連する機能を実現するためのサブシステムであり、CPU14からの描画命令を実際に処理し、処理した描画情報をビデオメモリ(VRAM)に一旦書き込むと共に、VRAMから描画情報を読み出して液晶ディスプレイ(LCD)28(図2参照)に描画データとして出力するビデオコントローラを含む。また、ビデオコントローラは、付設されたデジタル-アナログ変換器(DAC)によってデジタルのビデオ信号をアナログのビデオ信号へ変換することができる。アナログのビデオ信号は、信号線を介してCRTポート(図示省略)へ出力される。

【0045】また、PCIバス20にはカードバスコントローラ30、オーディオサブシステム32、ドッキングステーションインタフェース(Dock I/F)34及びミニPCIスロット36が各々接続されている。カードバスコントローラ30は、PCIバス20のバスシグナルをPCIカードバススロット38のインタフェースコネクタ(カードバス)に直結させるための専用コントローラである。カードバススロット38には、例えばPC12本体の壁面に配設され、PCMCIA(Personal Computer Memory Association)/JEIDA(Ja

pan Electronic Industry Development Association) が策定した仕様 (例えば "PC Card Standard 95") に準拠した PC カード 40 が装填される。

【0046】 Dock I/F 34 は、PC 12 とドッキングステーション (図示省略) を接続するためのハードウェアであり、PC 12 がドッキングステーションにセットされると、ドッキングステーションの内部バスが Dock I/F 34 に接続され、ドッキングステーションの内部バスに接続された各種のハードウェア構成要素が Dock I/F 34 を介して PCI バス 20 に接続される。また、ミニ PCI スロット 36 には、例えばコンピュータシステム 10 をネットワーク (例えば LAN) に接続するためのネットワークアダプタ 42 が接続される。

【0047】 PCI バス 20 と ISA バス 22 は I/O ブリッジ 44 によって相互に接続されている。I/O ブリッジ 44 は、PCI バス 20 と ISA バス 22 とのブリッジ機能、DMA コントローラ機能、プログラマブル割り込みコントローラ (PIC) 機能、及びプログラマブル・インターバル・タイマ (PIT) 機能、IDE (Integrated Drive Electronics) インタフェース機能、USB (Universal Serial Bus) 機能、SMB (System Management Bus) インタフェース機能を備えていると共に、リアルタイムクロック (RTC) を内蔵しており、例えばインテル社製の P I X 4 というデバイス (コアチップ) を用いることができる。

【0048】なお、DMA コントローラ機能は、周辺機器 (たとえば FDD) とメインメモリ 16 との間のデータ転送を CPU 14 の介在なしに実行するための機能である。また PIC 機能は、周辺機器からの割り込み要求 (IRQ) に応答して所定のプログラム (割り込みハンドラ) を実行させる機能である。また、PIT 機能はタイマ信号を所定周期で発生させる機能であり、その発生周期はプログラマブルである。

【0049】また、IDE インタフェース機能によって実現される IDE インタフェースには、IDE ハードディスクドライブ (HDD) 46 が接続される他、IDE CD-ROM ドライブ 48 が ATAPI (AT Attachment Packet Interface) 接続される。また、IDE CD-ROM ドライブ 48 の代わりに、DVD (Digital Video Disc 又は Digital Versatile Disc) ドライブのような他のタイプの IDE 装置が接続されていても良い。HDD 46 や CD-ROM ドライブ 48 等の外部記憶装置は、例えば PC 12 本体内の「メディアベイ」又は「デバイスベイ」と呼ばれる収納場所に格納される。これら標準装備された外部記憶装置は、FDD やバッテリーバックのような他の機器類と交換可能かつ排他的に取り付けられる場合もある。

【0050】また、I/O ブリッジ 44 には USB ポートが設けられており、この USB ポートは、例えば PC

12 本体の壁面等に設けられた USB コネクタ 50 と接続されている。USB は、電源投入のまま新しい周辺機器 (USB デバイス) を抜き差しする機能 (ホット・プラグ機能) や、新たに接続された周辺機器を自動認識しシステムコンフィギュレーションを再設定する機能 (プラグアンドプレイ機能) をサポートしている。1つの USB ポートに対して、最大 63 個の USB デバイスをディジーチェーン接続することができる。USB デバイスの例は、キーボード、マウス、ジョイスティック、スキャナ、プリンタ、モデム、ディスプレイモニタ、タブレットなど様々である。

【0051】更に、I/O ブリッジ 44 には SM バスを介して EEPROM 94 が接続されている。EEPROM 94 はユーザによって登録されたパスワードやスーパーバイザーパスワード、製品シリアル番号等の情報を保持するためのメモリであり、不揮発性で記憶内容を電気的に書き替え可能とされている。

【0052】また、I/O ブリッジ 44 は電源部 54 に接続されている。電源部 54 は AC/DC コンバータ 62、バッテリー 64 を充電するための充電器、及びコンピュータシステム 10 で使用される 5V、3.3V 等の直流定電圧を生成する DC/DC コンバータ 66 等の回路を備えている。DC/DC コンバータ 66 が本発明の電源装置に相当する。

【0053】一方、I/O ブリッジ 44 を構成するコアチップの内部には、コンピュータシステム 10 の電源状態を管理するための内部レジスタと、該内部レジスタの操作を含むコンピュータシステム 10 の電源状態の管理を行うロジック (ステートマシーン) が設けられている。

【0054】上記ロジックは電源部 54 との間で各種の信号を送受し、この信号の送受により、電源部 54 からコンピュータシステム 10 への実際の給電状態を認識し、電源部 54 は上記ロジックからの指示に応じてコンピュータシステム 10 への電力供給を制御する。

【0055】ISA バス 22 は PCI バス 20 よりもデータ転送速度が低いバスであり (例えばバス幅 16 ビット、最大データ転送速度 4 MBps)、Super I/O コントローラ 70、EEPROM 等から成るフラッシュ ROM 72、CMOS 74、ゲートアレイロジック 76 に接続されたエンベデッドコントローラ 80 に加え、キーボード/マウスコントローラのような比較的低速で動作する周辺機器類 (何れも図示省略) を接続するのに用いられる。

【0056】Super I/O コントローラ 70 には I/O ポート 78 が接続されている。Super I/O コントローラ 70 は、フロッピーディスクドライブ (FDD) の駆動、パラレル・ポートを介したパラレル・データの入出力 (PIO)、シリアル・ポートを介したシリアル・データの入出力 (SIO) を制御する。

【0057】フラッシュROM72は、BIOS等のプログラムを保持するためのメモリであり、不揮発性で記憶内容を電氣的に書き替え可能とされている。また、CMOS74は揮発性の半導体メモリがバックアップ電源に接続されて構成されており、不揮発性でかつ高速の記憶手段として機能する。

【0058】エンベデッドコントローラ80は、図示しないキーボードのコントロールを行うと共に、ゲートアレイロジック76と協働して電源管理機能の一部を担う。

【0059】次に、図3を参照して、DC/DCコンバータ66の構成を説明する。同図に示すように、DC/DCコンバータ66には本発明の電源回路としての直列型電源回路100及びスイッチング型電源回路102が備えられている。なお、本実施の形態に係る直列型電源回路100は負荷の重さに対する電力変換効率特性が図8(B)に示すものとされており、スイッチング型電源回路102は電力変換効率特性が図8(A)に示すものとされている。従って、直列型電源回路100が本発明の軽負荷用電源回路として作用し、スイッチング型電源回路102が本発明の重負荷用電源回路として作用する。

【0060】直列型電源回路100は、図示しない電源に接続されて直流電圧+3.3Vが印加されると共に、グラウンドに接続されている。直列型電源回路100には、イネーブル端子(-EN)が備えられており、該イネーブル端子がアクティブ(ここでは、ロー・レベル)のときに規定の電圧値(ここでは、+2.5V)の直流電圧を出力する状態とされ、イン・アクティブ(ここでは、ハイ・レベル)のときに電圧を出力しない状態、すなわち直列型電源回路自身が殆ど電力を消費しないスタンバイ状態とされるように構成されている。

【0061】本第1実施形態に係るDC/DCコンバータ66では、直列型電源回路100のイネーブル端子に、コンピュータシステム10がサスペンド状態のとき、すなわち軽負荷時にアクティブ(ここでは、ハイ・レベル)となり、サスペンド状態ではないとき、すなわち重負荷時にイン・アクティブ(ここでは、ロー・レベル)となる信号であるスタンバイ信号Sが入力端子109及びインバータ120を介して入力されるように構成されている。従って、直列型電源回路100は、サスペンド状態のときに上記規定の電圧値の直流電圧を出力する状態とされ、サスペンド状態でないときには電圧を出力しないスタンバイ状態とされるように構成されている。なお、本実施形態では、サスペンド状態時にはDC/DCコンバータ66の出力電流が20mA以下となり、サスペンド状態でないときには出力電流が20mAを越える状態となる。スタンバイ信号Sが本発明の制御信号に相当する。

【0062】一方、スイッチング型電源回路102に

は、トランジスタ104が備えられており、トランジスタ104のエミッタは上記図示しない電源に接続されて直流電圧+3.3Vが印加されると共に、他方の端子がグラウンドに接続されたコンデンサ106の一方の端子に接続されている。ここで、上記コンデンサ106は、スイッチング型電源回路102の入力コンデンサであり、ノイズやEMI(Electromagnetic Interference; 電磁波障害)の低減及び電力変換効率の向上を目的として設けている。

【0063】また、トランジスタ104のベースは、電源電圧VCCが印加されるように構成されていると共にグラウンドに接続されたPWMコントローラ108のPWM(Pulse Width Modulation; パルス幅変調)信号を出力する出力端子に接続されている。

【0064】一方、トランジスタ104のコレクタは、フライホイールダイオード112とコンデンサ114とがπ型に接続されたインダクタ110の一方の端子(フライホイールダイオード112が接続されている側の端子)に接続されている。

【0065】PWMコントローラ108にはイネーブル端子(-EN)が備えられており、該イネーブル端子がイン・アクティブ(ここでは、ハイ・レベル)のときにPWM信号を出力しない状態とされ、アクティブ(ここでは、ロー・レベル)のときに所定のPWM信号を出力する。

【0066】本第1実施形態に係るDC/DCコンバータ66では、PWMコントローラ108のイネーブル端子にスタンバイ信号Sが直接入力されるように構成されている。従って、スイッチング型電源回路102は、サスペンド状態でないときに規定の電圧値(ここでは、+2.5V)の直流電圧を出力する状態とされ、サスペンド状態のときには電圧を出力しないスタンバイ状態とされるように構成されている。

【0067】更に、直列型電源回路100及びスイッチング型電源回路102の各々の出力端は互いに接続されて、本DC/DCコンバータ66の直流電圧+2.5Vを出力する出力端を構成している。なお、入力端子109が本発明の入力手段に、入力端子109から各電源回路のイネーブル端子に至る配線及びインバータ120が含まれた切換回路116が本発明の切換手段及び作動手段に、各々相当する。

【0068】なお、コンピュータシステム10を構成するためには、図1に示した以外にも多くの電気回路が必要である。但し、これらは当業者には周知であり、また、本発明の要旨を構成するものではないので、本明細書中では説明を省略する。また、図面の錯綜を回避するため、図中の各ハードウェアブロック間の接続も一部しか図示していないことを付記しておく。

【0069】次に、本実施の形態の作用として、DC/DCコンバータ66の動作について説明する。まず、サ

スベンド状態である場合の動作について説明する。

【0070】この場合、スタンバイ信号Sはハイ・レベルとなっているので、直列型電源回路100のイネーブル端子はロー・レベルとされ、従って直列型電源回路100からは上記規定の電圧値の電圧が出力される。

【0071】一方、このとき、スイッチング型電源回路102におけるPWMコントローラ108のイネーブル端子はハイ・レベルとされるので、PWMコントローラ108からはPWM信号が出力されず、従って、トランジスタ104はオフ状態で維持されるので、スイッチング型電源回路102からは電圧が出力されない。

【0072】次に、サスペンド状態ではない場合の動作について説明する。この場合、スタンバイ信号Sはロー・レベルとなっているので、直列型電源回路100のイネーブル端子はハイ・レベルとされ、従って直列型電源回路100からは電圧が出力されない。

【0073】一方、このとき、スイッチング型電源回路102におけるPWMコントローラ108のイネーブル端子はロー・レベルとされるので、PWMコントローラ108からは所定デューティのPWM信号が出力され、従って、トランジスタ104はPWM信号に応じてオン／オフが繰り返される状態とされるので、スイッチング型電源回路102からは上記規定の電圧値の電圧が出力される。

【0074】上述したように、スタンバイ信号Sがハイ・レベルであるときは軽負荷のときであり、スタンバイ信号Sがロー・レベルであるときは重負荷のときであるので、上述したサスペンド状態であるときとサスペンド状態ではないときのDC/DCコンバータ66の動作によって、軽負荷時には直列型電源回路100が動作状態になると共にスイッチング型電源回路102が非動作状態になり、重負荷時には直列型電源回路100が非動作状態になると共にスイッチング型電源回路102が動作状態になる。

【0075】図4には、本第1実施形態に係るDC/DCコンバータ66の負荷の重さ（出力電流の大きさ）に対する電力変換効率を示すグラフが示されている。同図に示すように、DC/DCコンバータ66では、出力電流が20mA以下の領域では直列型電源回路100が動作状態となっているので70%前後の電力変換効率を得ることができ、20mAを越える領域ではスイッチング型電源回路102が動作状態となっているので出力電流が増加するに従って電力変換効率が軽負荷時の電力変換効率から徐々に上昇して80数%程度に達する高効率を実現することができる。

【0076】このように、本第1実施形態に係る電源装置としてのDC/DCコンバータ66では、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる2つの電源回路（スイッチング型電源回路及び直列型電源回路）を備えると共に、該2つの電源回路の

うち、スタンバイ信号の状態に応じて電力変換効率の高い方の電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができる。

【0077】実際のコンピュータ・システム（ノートブック型PC）におけるサスペンド状態での本実施形態の効果は次のようになる。なお、ここでは、ノートブック型PCのサスペンド状態における消費電力を100mWとし、バッテリー64が満充電状態であるときにサスペンド状態にした場合、バッテリー64の容量に基づいて2週間、この状態を維持することができるものとする。更に、DC/DCコンバータ66の+2.5V出力は、ビデオサブシステム26用の出力であるものとして、消費電流が5mAであるものとする。また、出力電流が5mAであるときのスイッチング型電源回路102の電力変換効率が40%で、直列型電源回路100の電力変換効率が70%であるものとする。

(1) スwitchング型電源回路で+2.5Vを出力する場合（従来技術の場合）

・サスペンド状態時のシステム全体の消費電力：100mW（前提条件）

・このときの、+2.5V出力のスイッチング型電源回路による全電力（電力変換効率40%）： $2.5V \times 5mA / 0.4 = 31.25mW$

・バッテリーで保持することができる期間：14日（前提条件）

(2) 本実施形態の場合

・+2.5V出力の直列型電源回路による全電力（電力変換効率70%）： $2.5V \times 5mA / 0.7 = 17.86mW$

・サスペンド状態時のシステム全体の消費電力：100mW - (31.25mW - 17.86mW) = 86.61mW

・バッテリーで保持することができる期間： $100mW \times 14(日) / 86.61mW = 16.16日$

従って、この場合には、本実施の形態に係るDC/DCコンバータは、バッテリー動作時のサスペンド状態を従来技術に比較して2日以上延ばすことができる。

【0078】また、本第1実施形態に係るDC/DCコンバータ66では、2つの電源回路が同時に作動することがないので、各電源回路の出力精度をDC/DCコンバータ66全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる。

【0079】更に、本第1実施形態に係るコンピュータ・システム10では、軽負荷状態から重負荷状態に至るまで高効率なDC/DCコンバータを用いているので、消費電力を少なくすることができる。

【0080】〔第2実施形態〕上記第1実施形態では、直列型電源回路100とスイッチング型電源回路102

とをスタンバイ信号Sの状態に応じて切り換える場合の一形態について説明したが、本第2実施形態では、電力消費量を検出するための回路をDC/DCコンバータの入力側に備えると共に、検出された電力消費量に基づいて各電源回路を切り換える場合の一形態について説明する。なお、本第2実施形態に係るDC/DCコンバータ以外の構成は上記第1実施形態（図1及び図2参照）と同様であるので、ここでの説明を省略する。

【0081】まず、図5を参照して、本第2実施形態に係る電源装置としてのDC/DCコンバータ66'の構成を説明する。なお、図5の図3と同様の部分については図3と同一の符号を付して、その説明を省略する。

【0082】図5に示すように、本第2実施形態に係るDC/DCコンバータ66'は、上記第1実施形態に係るDC/DCコンバータ66に比較して、スタンバイ信号Sが使用されておらず、電流センス・アンプ122、コンパレータ124、抵抗RS、R1及びR2等を含んで構成された検出回路140が使用されている点のみが相違している。

【0083】すなわち、DC/DCコンバータ66'では、各電源回路のソースを流れる電流の大きさを検出するための抵抗RSが、直列型電源回路100及びスイッチング型電源回路102への直流電圧+3.3Vの印加を行うための配線上に設けられている。また、抵抗RSの両端子はICとして構成されている電流センス・アンプ122の入力端子に接続されており、電流センス・アンプ122の出力端子はコンパレータ124の－入力端子（反転入力端）に接続されると共に、他方の端子がグランドに接続された抵抗R1の一方の端子に接続されている。

【0084】一方、コンパレータ124の＋入力端子（非反転入力端）には直流の基準電圧Vrefが印加されており、コンパレータ124の出力端子は、他方の端子に直流の+5Vが印加された抵抗R2の一方の端子に接続されると共に、2つに分岐して、一方がインバータ120を介して直列型電源回路100のイネーブル端子に、他方が直接スイッチング型電源回路102におけるPWMコントローラ108のイネーブル端子に接続されている。

【0085】すなわち、本第2実施形態に係るDC/DCコンバータ66'では、各電源回路のソースを流れる電流の大きさが負荷電流の大きさにほぼ比例することに着目して、各電源回路のソースを流れる電流の大きさに応じて直列型電源回路100及びスイッチング型電源回路102の何れか一方を選択的に動作させることによって、負荷の重さに応じた動作を行うものである。検出回路140が本発明の検出手段に、検出回路140の出力端子（コンパレータ124の出力端子）から各電源回路のイネーブル端子に至る配線及びインバータ120が含まれた切替回路116が本発明の切替手段及び作動手段

に、各々相当する。

【0086】次に、本第2実施形態の作用として、DC/DCコンバータ66'の動作について説明する。

【0087】まず、電流センス・アンプ122によって各電源回路のソースを流れる電流が抵抗RSを流れる電流として検出されると共に、検出された電流が抵抗R1の両端子間の電圧に変換される。この電圧が、コンパレータ124によって基準電圧Vref（例えば、1.5V）と比較され、基準電圧Vrefより大きな場合はコンパレータ124の出力端子がロー・レベルとされ、基準電圧Vrefより小さな場合にはコンパレータ124の出力端子がハイ・レベルとされる。

【0088】従って、抵抗RSを流れる電流（負荷電流の大きさに比例した大きさの電流）が所定値より大きなときはコンパレータ124の出力端子はロー・レベルとなってスイッチング型電源回路102を動作状態にすると共に直列型電源回路100を非動作状態にする。一方、抵抗RSを流れる電流が所定値より小さなときにはコンパレータ124の出力端子はハイ・レベルとなって直列型電源回路100を動作状態にすると共にスイッチング型電源回路102を非動作状態にする。

【0089】すなわち、上述した動作によって、軽負荷時には直列型電源回路100が動作状態になると共にスイッチング型電源回路102が非動作状態になり、重負荷時には直列型電源回路100が非動作状態になると共にスイッチング型電源回路102が動作状態になる。

【0090】従って、基準電圧Vrefの値は、抵抗RSを流れる電流の値が直列型電源回路100を動作状態から非動作状態に移行させると共に、スイッチング型電源回路102を非動作状態から動作状態に移行させたい所望の負荷電流の値（本実施形態では20mA）に対応する値となったときにコンパレータ124の－入力端子に印加される電圧の値となるように予め設定しておく。

【0091】このように、本第2実施形態に係る電源装置としてのDC/DCコンバータ66'では、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる2つの電源回路（スイッチング型電源回路及び直列型電源回路）を備えると共に、該2つの電源回路のうち、電力消費量に応じて電力変換効率の高い方の電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができる。

【0092】また、本第2実施形態に係るDC/DCコンバータ66'では、2つの電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる。

【0093】また、本第2実施形態に係るDC/DCコンバータ66'では、2つの電源回路に入力される電力に基づいて電力消費量を検出しているため、DC/D

17

Cコンバータ66'の出力精度を向上することができる。

【0094】更に、本第2実施形態に係るコンピュータ・システム10では、軽負荷状態から重負荷状態に至るまで高効率なDC/DCコンバータを用いているので、消費電力を少なくすることができる。

【0095】なお、上記各実施形態では、各電源回路の動作状態が切り換わる際の出力電力の瞬断については言及しなかったが、実際には、この切り換わりの際に瞬断が発生してしまう場合がある。この瞬断の発生を防止するためには、一例として図6に示すような回路構成をとればよい。

【0096】第1実施形態に係るDC/DCコンバータ66ではスタンバイ信号Sが2つに分岐されて、一方がインバータ120を介して直列型電源回路100のイネーブル端子に入力されると共に、他方がPWMコントローラ108のイネーブル端子に直接入力されている。また、第2実施形態に係るDC/DCコンバータ66'ではコンパレータ124の出力信号が2つに分岐されて、一方がインバータ120を介して直列型電源回路100のイネーブル端子に入力されると共に、他方がPWMコントローラ108のイネーブル端子に直接入力されている。このような構成において、図6に示す構成では、インバータ120の出力端子と直列型電源回路100のイネーブル端子との間に、抵抗R3及びダイオードD1の直列回路にコンデンサC1及び抵抗R4が並列接続されて構成された保持回路130が設けられると共に、同様の構成とされた保持回路130がスタンバイ信号S又はコンパレータ124の出力信号の分岐点とPWMコントローラ108のイネーブル端子との間に設けられている。保持回路130が本発明の保持手段に相当する。

【0097】このような構成にすることによって、各電源回路の動作切り換え時における各電源回路のイネーブル端子への印加電圧は、一例として図7に示すように、各電源回路の動作/非動作が切り換わるタイミングで共にオン状態（動作状態）となる期間を存在させることができ、出力電圧を瞬断させることがない。なお、各電源回路が共にオン状態となっている期間では、出力電圧が高い方の電源回路から負荷に対して電力が供給される。

【0098】また、上記各実施形態では、DC/DCコンバータをディスクリート部品によって構成した場合について説明したが、本発明はこれに限定されるものではなく、例えば、直列型電源回路とスイッチング型電源回路との各電源回路を1つのICとして構成する形態とすることもできる。この場合は、DC/DCコンバータの占有面積を小さくすることができると共に、DC/DCコンバータの動作を安定化することができる。

【0099】また、上記各実施形態では、スイッチング型電源回路102におけるスイッチング素子としてバイポーラ・トランジスタを適用した場合について説明した

18

が、本発明はこれに限定されるものではなく、例えば、MOS電界効果トランジスタを適用する形態とすることもできる。

【0100】更に、上記各実施形態では、本発明の複数の電源回路として、直列型電源回路100及びスイッチング型電源回路102の2つの電源回路のみを適用した場合について説明したが、本発明はこれに限定されるものではなく、直列型電源回路100及びスイッチング型電源回路102以外の電源回路を更に備えて、負荷の重さに応じた電源回路を選択的に使用する形態とすることもできる。

【0101】

【発明の効果】以上説明したように本発明に係る第1の電源装置によれば、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、制御信号の状態に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができると共に、複数の電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる、という優れた効果を有する。

【0102】また、本発明に係る第2の電源装置によれば、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、電力消費量に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができると共に、複数の電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる、という優れた効果を有する。

【0103】更に、本発明に係るコンピュータによれば、電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、電力の消費状態、又は電力消費量に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができ、従って消費電力を少なくすることができる、という優れた効果を有する。

【図面の簡単な説明】

【図1】 実施の形態に係るコンピュータシステムの概略構成を示すブロック図である。

【図2】 ノートブック型PCの外観を示す斜視図である。

【図3】 第1実施形態に係るDC/DCコンバータの概略構成を示すブロック図（一部回路図）である。

19

【図4】 第1実施形態に係るDC/DCコンバータの効果の説明に供する図であり、DC/DCコンバータの出力電流と電力変換効率との関係を示すグラフである。

【図5】 第2実施形態に係るDC/DCコンバータの概略構成を示すブロック図（一部回路図）である。

【図6】 第1、第2実施形態に係るDC/DCコンバータの変形例の概略構成を示すブロック図（一部回路図）である。

【図7】 図6に示した構成のDC/DCコンバータの効果の説明に供する波形図である。

【図8】 従来技術の問題点の説明に供する図であり、(A)はスイッチング型電源回路の電力変換効率特性の一例を示すグラフ、(B)は直列型電源回路の電力変換効率特性の一例を示すグラフである。

【符号の説明】

10 コンピュータシステム

20

62 AC/DCコンバータ

64 バッテリ

66、66' DC/DCコンバータ（電源装置）

76 ゲートアレイロジック

80 エンベデッドコントローラ

100 直列型電源回路（電源回路、軽負荷用電源回路）

102 スwitching型電源回路（電源回路、重負荷用電源回路）

104 トランジスタ

108 PWMコントローラ

109 入力端子（入力手段）

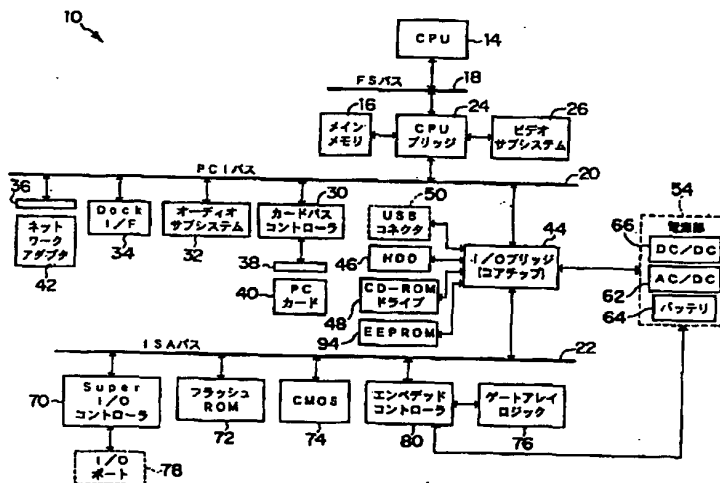
116 切換回路（切換手段、作動手段）

130 保持回路（保持手段）

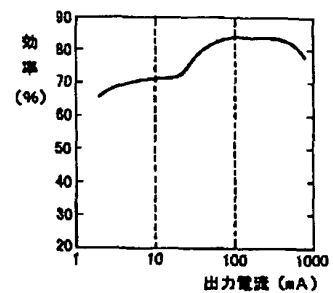
140 検出回路（検出手段）

S スタンバイ信号（制御信号）

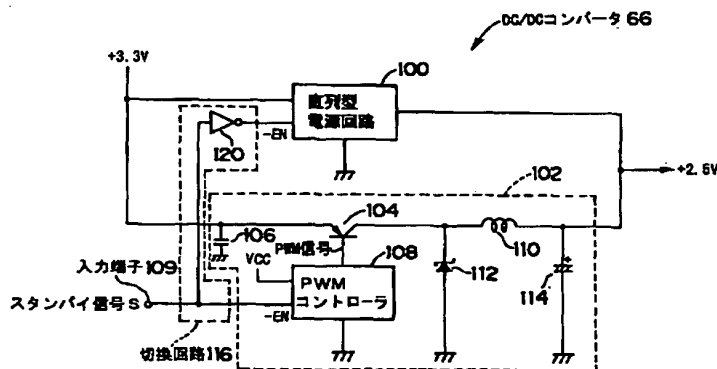
【図1】



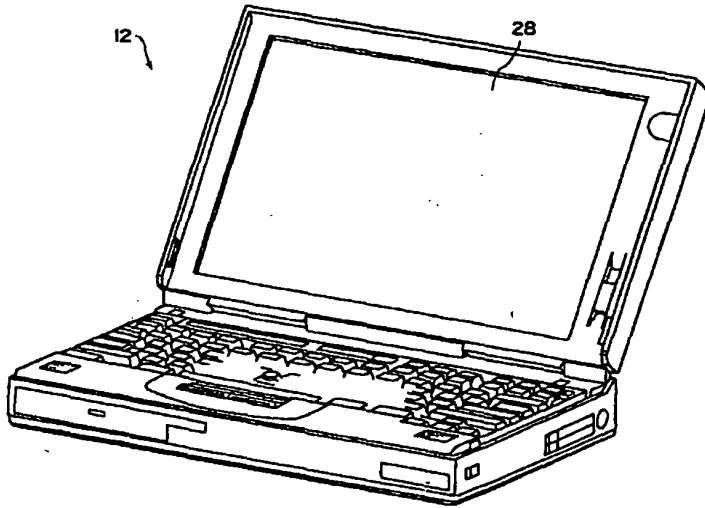
【図4】



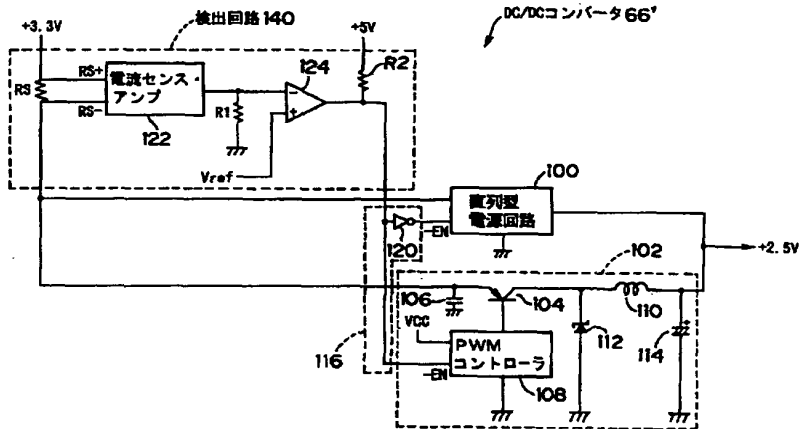
【図3】



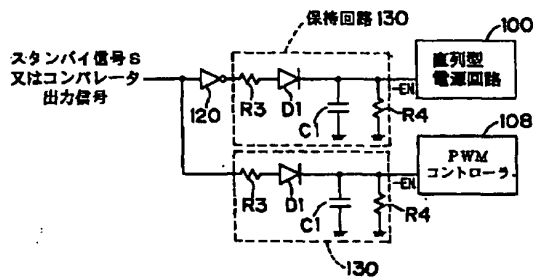
【図2】



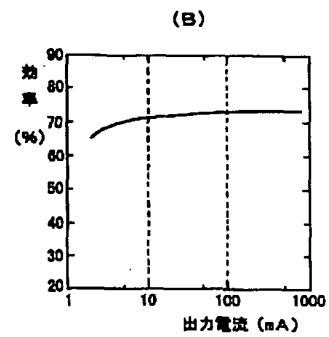
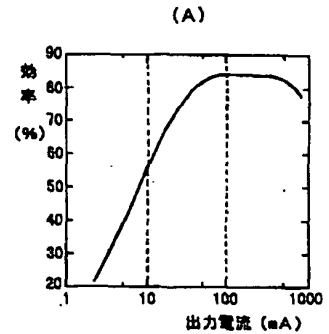
【図5】



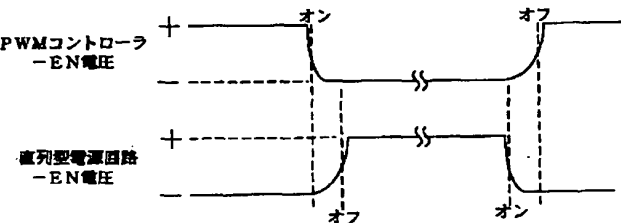
【図6】



【図8】



【図7】



フロントページの続き

Fターム(参考) 5H730 AA14 AS01 AS05 AS19 AS23
BB13 BB57 BB82 DD02 DD26
EE43 FD41 FG05 FG17 FG23
XC20